

patent 3142013

PURPOSE: To obtain a laminated electronic component in which a decrease in an insulating resistance can be suppressed inexpensively even under a conventional baking condition by composing at least part of ceramic sintered unit of nonreducing ceramic material and employing an antioxidative copper alloy, in which one or more types of Si, Al, Be, Mg and Zn are added, as inner electrodes.

CONSTITUTION: A laminated electronic component is formed of a ceramic sintered unit 2 obtained by integrally baking a plurality of ceramic green sheets to be laminated through at least one inner electrode 1 together with the electrode 1. In such a laminated electronic component, at least part of the unit 2 is formed of a nonreducing ceramic material, and as the electrode 1, an antioxidative copper alloy, in which at least one type of 0.01-2.5wt.% of Si, 10.01-16.0wt.% of Al, 0.01-4.0wt.% of Be, 0.01-0.8wt.% of Mg and 1.0-59.5wt.% of Zn is added, is used. The component is, for example, a laminated ceramic capacitor.

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3142013号
(P3142013)

(45) 発行日 平成13年3月7日(2001.3.7)

(24) 登録日 平成12年12月22日(2000.12.22)

(51) Int.Cl. ⁷	識別記号	F I
H 0 1 G 4/12	3 6 1	H 0 1 G 4/12
	3 5 8	
4/30	3 0 1	4/30
		3 0 1 C

請求項の数 1 (全 12 頁)

(21) 出願番号 特願平3-230586

(22) 出願日 平成3年9月10日(1991.9.10)

(65) 公開番号 特開平5-74648

(43) 公開日 平成5年3月26日(1993.3.26)

審査請求日 平成9年11月17日(1997.11.17)

審判番号 平11-14954

審判請求日 平成11年9月16日(1999.9.16)

(73) 特許権者 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 大森 長門

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 河野 芳明

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 坂部 行雄

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

合議体

審判長 下野 和行

審判官 田口 英雄

審判官 今井 義男

最終頁に続く

(54) 【発明の名称】 積層型電子部品

(57) 【特許請求の範囲】

【請求項1】 少なくとも1枚の内部電極を介在して積層された複数枚のセラミックグリーンシートを前記内部電極と共に一体焼成して得られたセラミック焼結体からなる積層型電子部品において、

前記セラミック焼結体の少なくとも一部分が非還元性セラミック材料で構成されており、かつ、

前記内部電極として、

Si: 0.01~ 2.5wt%

Al: 0.01~16.0wt%

Be: 0.01~ 4.0wt%

Mg: 0.01~ 0.8wt%

Zn: 1.0~ 59.5wt%

のうち少なくとも1種類が合金成分としてCuに添加された耐酸化性銅合金を用いたこと、

を特徴とする積層型電子部品。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、積層型電子部品、特に、内部電極とセラミックグリーンシートを重ね合わせて一体焼成した積層セラミックコンデンサのような積層型電子部品に関する。

【0002】

【従来の技術】 通常、積層セラミックコンデンサは、誘電体セラミックと内部電極とを所定枚数互いに積層し、両端部に一對の外部電極を設けた構成を有している。上下に対向する内部電極間に静電容量が発生し、この静電容量は外部電極から取り出される。

【0003】 従来、このような積層セラミックコンデンサの製造工程において、内部電極材料としてはPd、P

t, Ag-Pd等の貴金属が使用されていた。しかしながら、これらの貴金属は高価であり、積層セラミックコンデンサのコストダウンを妨げる大きな要因となっていた。そこで、近年、内部電極の材料として安価な卑金属が用いられるようになった。例えば、内部電極材料として銅を用いた場合、銅は150℃以上の自然雰囲気中では著しく酸化し、また、融点が1083℃と低いため、1080℃以下の中性雰囲気中で焼成されている。このような条件下で用いられ、特性が劣化しない誘電体セラミックとしては、Pb系材料が、特開昭62-87455号公報、同63-17252号公報、同63-17251号公報、同63-319241号公報に開示されている。

【0004】

【発明が解決しようとする課題】前記公報に開示されている材料は酸化鉛を含む誘電体セラミックであり、これらと内部電極となる金属銅ペーストからなる積層体を焼成する場合、誘電体が還元されず、かつ、内部電極が酸化されない中性雰囲気中で焼成される必要がある。誘電体が還元されると絶縁抵抗が低下し、また内部電極が酸化されると等価直列抵抗が増加したり、あるいは誘電体中へ酸化銅の拡散が生じるため、いずれの場合もコンデンサとしての機能を失う。

【0005】鉛及び銅の酸素分圧と温度の関係については、エル・エス・ダーケー (L. S. Darkeh)、アール・ダブリュ・ガリー (R. W. Gurry)、らがフィジカル・ケミストリー・オブ・メタルズ (Physical Chemistry of Metals) (1953) で発表しており、図3に示すように、 $4Cu + O_2 = 2Cu_2O$ の反応式で示される線より下方の領域では銅は酸化されず、 $2Pb + O_2 = 2PbO$ の反応式で示される線より上方の領域では酸化鉛は還元されない。従って、理論的には、この二つの線間で挟まれた領域で積層体を焼成すれば最良であるが、該領域は非常に狭い範囲 (例えば、1000℃では酸素分圧が約 5×10^{-7} ～約 8×10^{-8} atm) であり、実際にこのような範囲に酸素分圧をコントロールすることは生産技術的に非常に困難である。

【0006】このため生産段階において、内部電極の酸化による等価直列抵抗の増大、誘電体中への拡散、誘電体セラミックの還元による絶縁抵抗の低下などの不良が発生しやすいという問題点を有していた。また、内部電極の酸化ができるだけ発生しないような低酸素分圧雰囲気中でバインダーのバーンアウトを実施した場合、バインダー成分の炭化現象が発生しやすい。このため、焼成時に誘電体が残留しているカーボンにより還元され、素子の絶縁抵抗の低下、焼結密度の低下が発生するという問題点があった。

【0007】本発明は前記の問題点を解消することを目

的とし、低コストでかつ従来の焼成条件下においても、絶縁抵抗の低下などの不良発生を抑えられる積層型電子部品を提供するものである。

【0008】

【課題を解決するための手段】以上の課題を解決するため、本発明に係る積層型電子部品は、内部電極とセラミックグリーンシートとを一体焼成して得られたセラミック焼結体からなり、このセラミック焼結体中の少なくとも一部分が非還元性セラミック材料で構成されていること、かつ、内部電極として、Si: 0.01～2.5wt%、Al: 0.01～16.0wt%、Be: 0.01～4.0wt%、Mg: 0.01～0.8wt%およびZn: 1.0～59.5wt%のうち少なくとも1種類が合金成分としてCuに添加された耐酸化性銅合金を用いたことを特徴とする。

【0009】

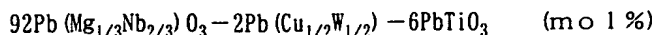
【作用】高温での耐酸化性に優れた前記銅合金を内部電極材料として用いると、焼成可能な雰囲気範囲が酸化側に広がるため、酸素分圧コントロールが容易となるだけでなく、酸化が抑制されることで不必要な内部電極構成金属のユニット内への拡散が低減できる。また、より高酸素分圧側での焼成が可能となるため、セラミック層の還元による絶縁抵抗の低下、あるいは誘電率の低下等の特性劣化が防止される。

【0010】さらに前記銅合金を内部電極材料として用いた場合、セラミック層と内部電極との密着強度が向上することで、積層型電子部品におけるデラミネーションの発生を抑えることが可能である。

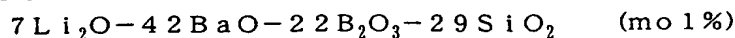
【0011】

【実施例】以下、本発明に係る積層型電子部品の実施例を図面を参照しつつ詳細に説明する。以下に説明する実施例は、本発明を積層セラミックコンデンサに適用したものである。図1において、積層セラミックコンデンサは、複数個の誘電体セラミック2と、この誘電体セラミック2を介して互いに積層された状態で配置された静電容量を形成するための複数個の内部電極1と、内部電極1の所定のものに接続された静電容量取り出しのための一対の外部電極3とから構成されている。誘電体セラミック2としては耐還元性に優れた誘電体材料が用いられている。内部電極1としては安価な卑金属であり、電気伝導度が高く、また高温での耐酸化性の強い銅合金が用いられている。外部電極3の材料としては、ニッケルもしくは銅、またはこれらの合金、ガラスフリットを添加した銅、または銅合金、銀、パラジウム、銀-パラジウム合金等が挙げられるが積層セラミックコンデンサの使用用途等により適宜な材料を用いることができる。

【0012】ここで、各材料の具体例とコンデンサの製造工程について詳述する。具体的には誘電体粉末として、



の3成分組成物が得られるように、 PbO 、 $MgCO_3$ 、 Nb_2O_5 、 TiO_3 、及び CuO 、 WO_3 を秤量し、ボールミルで16時間湿式混合した後、蒸発乾燥して混合粉末を得た。このようにして得られた粉末をジル



で表される組成の焼結助剤（特開昭63-151658号公報参照）を2.5wt%添加し、ポリビニルブチラール系のバインダーと有機溶媒を加えてボールミルにて16時間湿式混合し、スラリーを調整した。続いて、このスラリーをドクターブレード法により、厚み $35\mu m$ のグリーンシートを成形した。

【0014】次に、前記セラミックグリーンシート上

コニア質の匣に入れ、 $680\sim 730^\circ C$ で2時間焼成した後、200メッシュの篩を通過するように粗粉碎して酸化鉛を含む誘電体粉末を準備した。

【0013】この誘電体セラミック原料粉末に、

に、第1表に示す組成に調整した銅合金粉末からなる電極ペーストを印刷し、内部電極を形成した。その後、図1に示すような構成で積層し、熱圧着して積層体を得た。

【0015】

【表1】

第1表、内部電極銅合金組成

試料番号	組 成 (重量部)					
	Si	Al	Be	Mg	Zn	Cu
※ 1	0	0	0	0	0	100
2	0.02	0	0	0	0	99.98
3	1.0	0	0	0	0	99.0
4	2.5	0	0	0	0	97.5
※ 5	3.0	0	0	0	0	97.0
6	0	0.02	0	0	0	99.98
7	0	3.0	0	0	0	97.0
8	0	16.0	0	0	0	84.0
※ 9	0	17.0	0	0	0	83.0
10	0	0	0.02	0	0	99.98
11	0	0	1.0	0	0	99.0
12	0	0	4.0	0	0	96.0
※ 13	0	0	4.5	0	0	95.5
14	0	0	0	0.02	0	99.98
15	0	0	0	0.8	0	99.2
※ 16	0	0	0	0.9	0	99.1
※ 17	0	0	0	0	0.5	99.5
18	0	0	0	0	1.0	99.0
19	0	0	0	0	59.5	40.5
※ 20	0	0	0	0	60	40.0

【0016】

【表2】

第1表(続き)

試料番号	組 成 (重量部)					
	Si	Al	Be	Mg	Zn	Cu
※ 21	4.0	5.0	0	0	0	91.0
22	1.0	0	1.0	0	0	98.0
23	1.0	0	0	0.5	0	98.5
24	1.0	0	0	0	10	89.0
25	0	5.0	1.0	0	0	94.0
26	0	5.0	0	0.5	0	94.5
27	0	5.0	0	0	10	85.0
28	0	0	1.0	0.5	0	98.5
29	0	0	1.0	0	10	89.0
30	0	0	0	0.5	10	89.5
31	0.5	5.0	1.0	0	0	93.5
32	0	5.0	2.0	0.2	0	92.8
33	0	5.0	1.0	0	5	89.0
※ 34	0.5	7.0	0	2.0	0	90.5
35	0	7.0	0	0.2	5	87.8
36	0.5	0	2.5	0.2	0	96.8
37	1.0	5.0	1.0	0.1	0	92.9
38	0	5.0	1.0	0.1	10	83.9
39	0.5	7.0	0.5	0.1	5	86.9
※ 40	9.5	2.0	1.0	0.5	0	93.0

【0017】このようにして得られた積層体を N_2 雰囲気中で $350^\circ C$ に加熱し、バインダーを燃焼させた後、 N_2 、 H_2 及び H_2O 、 CO_2 、 CO 等の混合ガスを用いた還元性雰囲気下、 $850 \sim 1000^\circ C$ で2時間焼成した。焼成後に焼成体の両端面に銀ペーストを塗布し、 N_2 雰囲気中 $800^\circ C$ で焼き付け、外部電極を形成した。このようにして得られた積層セラミックコンデンサの寸法、構造は以下に示す通りである。

【0018】

外形寸法 長さ：3.2mm
 幅：1.6mm
 厚み：1.2mm
 有効誘電体層厚み：20 μm
 有効誘電体層数：19層
 内部電極厚さ：3 μm
 有効内部電極面積：2.88mm²

得られた積層セラミックコンデンサの試料について、 $25^\circ C$ における1kHz、1Vrmsでの静電容量(C)

及び誘電損失($\tan \delta$)を測定した。さらに絶縁抵抗計を用い、50Vの電圧を2分間印加した後、絶縁抵抗(R)を測定した。その後、チップを樹脂で固めて研磨し、倍率200倍の顕微鏡観察を行い、デラミネーションの有無を検査した。

【0019】また、焼成は図2に示す酸素分圧雰囲気下、具体的には図3に示した $4Cu + O_2 = 2Cu_2O$ と $2Pb + O_2 = 2PbO$ の反応式で示される領域の中央に示される酸素分圧(図2中C参照)、及び $4Cu + O_2 = 2Cu_2O$ の反応式で示される酸素分圧よりも0.5桁酸化側の酸素分圧(図2中B参照)、及び1桁酸化側の酸素分圧(図2中A参照)に雰囲気をコントロールして行った。その結果を第2表に示す。なお、評価にはそれぞれ200個の試料を用い、第2表中の値はショートのために測定不能なユニット以外の平均値である。また、第1表、第2表中試料番号に※印を付したのは本発明品以外のものである。

【0020】

【表3】

第2表、積層セラミックコンデンサの特性

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネー ション発生率 (%)	ショート 率 (%)	焼成温度 (°C)
※ 1	B	185	1.35	4.9×10^7	75	11	52	1000
	C	310	1.27	8.9×10^9	18	3	5	
2	B	340	1.15	7.8×10^{10}	0	0	0	1000
	C	328	1.22	5.5×10^{10}	0	0	0	
3	B	330	1.18	8.5×10^{10}	0	0	0	1000
4	A	320	1.33	8.5×10^{10}	0	0	0	980
	B	318	1.30	7.4×10^{10}	0	0	0	
	C	315	1.31	7.2×10^{10}	0	0	0	
※ 5	A	82	1.32	7.3×10^7	58	55	38	980
	B	87	1.37	1.9×10^8	39	43	32	
	C	75	1.35	9.7×10^8	30	15	17	
6	B	320	1.32	8.1×10^{10}	0	0	0	1000
7	B	325	1.30	6.7×10^{10}	0	0	0	1000

【0021】

【表4】

第2表(続き1)

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネーショ ン発生率 (%)	ショート 率 (%)	焼成温度 (°C)
8	A	342	1.25	1.5×10^{11}	0	0	0	1000
	B	328	1.27	9.7×10^{10}	0	0	0	
	C	320	1.32	7.8×10^{10}	0	0	0	
※ 9	A	63	1.31	2.3×10^8	85	79	57	980
	C	78	1.28	8.5×10^8	73	51	36	
10	B	345	1.29	9.1×10^{10}	0	0	0	1000
11	A	310	1.35	8.1×10^{10}	0	0	0	980
	C	298	1.32	5.5×10^{10}	0	0	0	
12	A	275	4.30	5.2×10^{10}	0	0	0	880
※ 13	A	85	1.30	1.1×10^8	83	73	51	860
	C	92	1.31	2.1×10^8	27	15	18	
14	B	330	1.39	7.9×10^{10}	0	0	0	1000

[0022]

【表5】

第2表(続き2)

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネーショ ン発生率 (%)	ショート 率 (%)	焼成温度 (°C)
15	A	341	1.28	1.3×10^{11}	0	0	0	1000
	B	325	1.31	9.2×10^{10}	0	0	0	
	C	321	1.40	8.5×10^{10}	0	0	0	
※ 16	A	71	1.30	2.1×10^9	89	85	73	950
	C	79	1.32	3.6×10^9	56	42	31	
※17	C	232	1.29	6.7×10^8	39	18	22	1000
18	A	320	1.31	9.8×10^{10}	0	0	0	1000
	C	325	1.35	7.5×10^{10}	0	0	0	
19	A	238	4.12	3.2×10^{10}	0	0	0	850
	C	241	4.20	1.3×10^{10}	0	0	0	
※20	C	63	3.70	8.2×10^6	35	19	24	850
※ 21	A	79	1.35	9.7×10^7	81	67	51	950
	C	71	1.38	1.5×10^9	33	19	21	

【0023】

【表6】

第2表(続き3)

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネー ション発生率 (%)	ショート 率 (%)	焼成温度 (°C)
22	A	342	1.29	9.5×10^{10}	0	0	0	1000
	C	336	1.34	3.2×10^{10}	0	0	0	
23	B	338	1.30	1.9×10^{11}	0	0	0	1000
24	A	297	1.23	2.2×10^{11}	0	0	0	980
25	A	310	1.23	7.1×10^{10}	0	0	0	980
	B	300	1.27	2.5×10^{10}	0	0	0	
	C	295	1.25	1.9×10^{10}	0	0	0	
26	B	320	1.31	1.1×10^{11}	0	0	0	1000
27	A	308	1.37	7.5×10^{10}	0	0	0	980
	C	301	1.29	3.2×10^{10}	0	0	0	
28	A	332	1.35	2.1×10^{11}	0	0	0	1000
	C	319	1.27	1.2×10^{11}	0	0	0	

【0024】

【表7】

第2表(続き4)

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネー ション発生率 (%)	ショート 率 (%)	焼成温度 (°C)
29	A	311	1.30	9.7×10^{10}	0	0	0	980
	B	308	1.31	5.2×10^{10}	0	0	0	
	C	305	1.19	4.3×10^{10}	0	0	0	
30	B	341	1.20	6.3×10^{10}	0	0	0	1000
31	A	312	1.32	9.2×10^{10}	0	0	0	980
	B	311	1.31	7.3×10^{10}	0	0	0	
	C	304	1.35	5.0×10^{10}	0	0	0	
32	A	268	1.63	7.2×10^{10}	0	0	0	950
33	A	307	1.29	8.7×10^{10}	0	0	0	980
	C	304	1.32	4.3×10^{10}	0	0	0	
※ 34	A	73	1.32	1.9×10^9	85	80	75	900
	C	84	1.33	5.8×10^9	19	31	20	

【0025】

【表8】

第2表(続き5)

試料 番号	雰囲気	静電容量 (nF)	誘電損失 (%)	抵抗値 Ω	抵抗不良 率 (%)	デラミネー ション発生率 (%)	ショ ート 率 (%)	焼成温度 (°C)
35	A	341	1.31	1.3×10^{11}	0	0	0	1000
36	A	181	1.29	1.2×10^{10}	0	0	0	900
37	A	255	1.72	5.8×10^{10}	0	0	0	950
	C	248	1.63	1.8×10^{10}	0	0	0	
38	A	260	1.63	6.2×10^{10}	0	0	0	950
	B	262	1.71	3.6×10^{10}	0	0	0	
	C	248	1.75	1.2×10^{10}	0	0	0	
39	A	278	1.62	6.7×10^{10}	0	0	0	950
	B	281	1.74	2.7×10^{10}	0	0	0	
	C	265	1.75	1.1×10^{10}	0	0	0	
※ 40	A	72	1.28	7.0×10^7	75	70	53	980
	B	73	1.30	1.2×10^8	76	69	54	
	C	84	1.30	9.0×10^8	16	9	11	

【0026】本発明において銅合金におけるSi、Al、Be、Mg及びZnの含有量を限定した理由は次の通りである。第2表から明らかなように、内部電極中にSi、Al、Be、Mg及びZnが全く含有されていない場合(試料番号1)、即ち従来の銅電極では雰囲気条件Cで焼成を行っても、内部電極である銅の不必要な拡散が生じ、誘電体絶縁抵抗値不良(抵抗値 $R \leq 1 \times 10^8 \Omega$ の場合、あるいはショートの場合に抵抗値不良とした)が発生したり、また脱バインダー時の酸化膨張によりデラミネーションが生じる等の不良が発生した。

【0027】これに対し、内部電極中に合金成分としてSi、Al、Be、Mgのうち少なくとも1種類が0.01wt%以上(試料番号2、6、10、14)、あるいはZnが1.0wt%以上(試料番号18)含まれた場合、銅電極の耐酸化性が向上し、抵抗値不良、デラミネーションの発生が抑制された。Siの含有量が2.5wt%よりも多い場合(試料番号5、21、40)、あるいはMgの含有量が0.8wt%よりも多い場合(試料番号16、34)には、逆に耐酸化性が低下し、いずれの雰囲気においても内部電極の酸化膨張によりデラミ

ネーションが発生し、静電容量が大きく低下した。また、ショート不良、抵抗値不良も生じた。

【0028】また、Alの含有量が16.0wt%よりも多い場合（試料番号9）、Beの含有量が4.0wt%よりも多い場合（試料番号13）、あるいはZnの含有量が59.5wt%よりも多い場合（試料番号20）には、内部電極が完全に合金化しておらず玉状に凝集することによる内部電極切れが生じ、これにより静電容量が大きく低下した。またデラミネーションも発生し、ショート不良も生じた。

【0029】以上の結果よりSi、Al、Be、Mg及びZnの内部電極に用いる銅合金への添加元素含有量は、それぞれ、

Si: 0.01~ 2.5wt%

Al: 0.01~16.0wt%

Be: 0.01~ 4.0wt%

Mg: 0.01~ 0.8wt%

Zn: 1.0~ 59.5wt%

の範囲とすることが必要である。

【0030】このように本発明に係る積層セラミックコンデンサでは図3に示した酸素分圧範囲よりも高酸素分圧で焼成を行っても、電極の酸化により発生する酸化銅等の金属酸化物の誘電体中への拡散による素子抵抗の低下、及びデラミネーション等の発生による容量値低下は見られず、逆に誘電体の還元が抑制されたために特性は向上した。また、Si、Al、Be、Mg及びZnの添加元素による保護酸化物の生成により、密着強度が向上しデラミネーションの発生が抑制された。

【0031】なお、前記実施例では内部電極を形成する方法としてペースト化してスクリーン印刷する形成方法を示したが、これに限定されるものではなく、蒸着法、メッキ法等を用いても同等の効果が得られる。また、以上の説明では本発明を積層セラミックコンデンサに適用

した実施例について説明したが、本発明は積層セラミックコンデンサ以外の積層型のセラミック電子部品一般に適用することができる。例えば、積層型のCR複合部品、インダクタあるいはバリスタ等の任意の積層型電子部品に本発明を適用することができる。しかも、セラミック焼結体の全てが非還元性セラミック材料である必要は必ずしもなく、少なくとも前記銅合金からなる内部電極に接する一部分のセラミック焼結体層のみが前記のような非還元性セラミック材料で構成されておれば本発明の効果をを得ることができる。

【0032】

【発明の効果】以上の説明から明らかなように、本発明によれば、内部電極材料として安価な銅合金を使用したため、貴金属を使用した従来の電子部品に比べて材料コストを大幅に下げることができる。しかも、Si、Al、Be、Mg、Znのうち少なくとも1種類を銅合金に対して所定の重量比で添加したため、従来の純銅電極に比べて耐酸化性が向上し、高酸素分圧中での焼成が可能となり、これにより絶縁抵抗が高く、また電極界面に生成する添加元素保護酸化物によりセラミック層との漏れ性が向上し、デラミネーション発生率の低い、高信頼性の積層型電子部品を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例としての積層セラミックコンデンサを示す断面図。

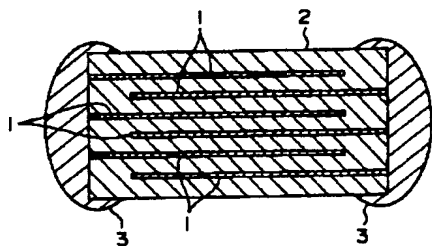
【図2】図1に示した積層セラミックコンデンサの焼成雰囲気を示すグラフ。

【図3】鉛及び銅の酸素分圧と温度との関係を示すグラフ。

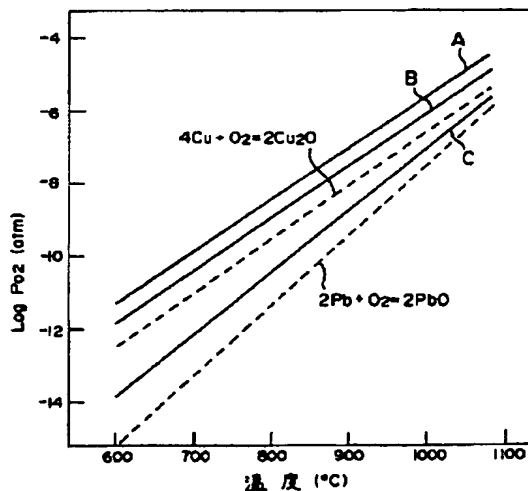
【符号の説明】

- 1…内部電極
- 2…誘電体セラミック
- 3…外部電極

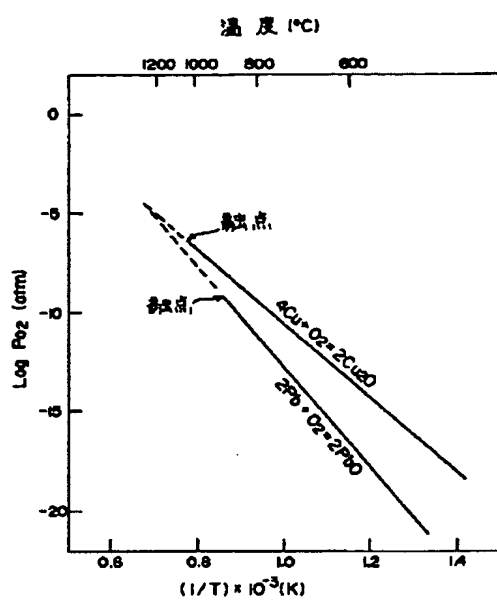
【図1】



【図2】



【図3】



フロントページの続き

(56) 参考文献 特開 平2-206108 (J P, A)